

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

M. Taguchi  
7/6/00  
Q59988  
10f1  
Jc869 U.S. PTO  
09/611308  
07/06/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて #3  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 7 月 6 日

出 願 番 号

Application Number:

平成 1 1 年特許願第 1 9 1 2 8 7 号

出 願 人

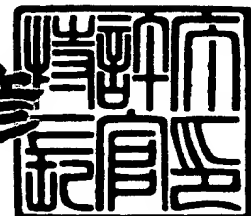
Applicant (s):

日本電気株式会社

2 0 0 0 年 5 月 2 6 日

特許庁長官  
Commissioner,  
Patent Office

近 藤 隆 彦



出証番号 出証特 2 0 0 0 - 3 0 3 8 2 3 1

【書類名】 特許願

【整理番号】 53209130

【あて先】 特許庁長官殿

【国際特許分類】 H04B 7/08

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 田口 元康

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100077827

    【弁理士】

    【氏名又は名称】 鈴木 弘男

【手数料の表示】

    【予納台帳番号】 015440

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 無線通信機および無線通信機の消費電力制御方法

【特許請求の範囲】

【請求項 1】 受信信号に対して複数のタイミングで既知データとの相関をとってディレイプロファイルを作成するディレイプロファイル回路を複数有するとともに、前記複数のディレイプロファイル回路ごとに、該ディレイプロファイル回路における相関タイミングを発生するタイミング回路を有する CDMA 通信システムの無線通信機において、

前記ディレイプロファイルの相関値に応じて、該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする CDMA 通信システムの無線通信機。

【請求項 2】 前記複数のディレイプロファイル回路が、同じに受信する複数の CDMA 送信装置からの信号のそれぞれを受信するためのものであり、前記複数の CDMA 送信装置のうちのいずれか 1 つから他の 1 つへと受信対象を切り替えるハンドオーバー時に、前記ディレイプロファイルの相関値に応じて該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 に記載の CDMA 通信システムの無線通信機。

【請求項 3】 前記ディレイプロファイルの最大相関値が所定の閾値よりも小さいときに、該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 または 2 に記載の CDMA 通信システムの無線通信機。

【請求項 4】 前記複数のディレイプロファイル回路の数を  $N$  ( $N$  は、 $2 < N$  である自然数) とし、前記複数のディレイプロファイル回路のそれぞれが作成したディレイプロファイルそれぞれの最大相関値を大きい順に  $P_b(N)$ 、 $P_b(N-1)$ 、 $\dots$ 、 $P_b(1)$  としたとき、 $(P_b(N) - P_b(i))$  ( $i$  は

、 $1 \leq i < N$ である自然数)が所定の閾値よりも大きいときに、最大相関値  $P_b(i)$  のディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 または 2 に記載の CDMA 通信システムの無線通信機。

【請求項 5】 前記複数のディレイプロファイル回路の数を  $N$  ( $N$  は、 $2 < N$  である自然数)とし、前記複数のディレイプロファイル回路のそれぞれが作成したディレイプロファイルそれぞれの最大相関値を大きい順に  $P_b(N)$ 、 $P_b(N-1)$ 、 $\dots$ 、 $P_b(1)$  としたとき、 $(P_b(i) - P_b(i-1))$  ( $i$  は、 $1 < i \leq N$  である自然数)が所定の閾値よりも大きいときに、最大相関値  $P_b(i-1) \sim P_b(1)$  のディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 または 2 に記載の CDMA 通信システムの無線通信機。

【請求項 6】 前記ディレイプロファイル回路の動作を停止する所定時間が、受信信号の無線フレームの長さの自然数倍であることを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載の CDMA 通信システムの無線通信機。

【請求項 7】 前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する動作クロックの供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の CDMA 通信システムの無線通信機。

【請求項 8】 前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する電源の供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の CDMA 通信システムの無線通信機。

【請求項 9】 基地局からの信号を受信するアンテナと、該アンテナで受信した信号に対して直交検波や復調を行う無線回路と、該無線回路からの信号と既

知データとの相関をとることによってディレイプロファイルを求める複数のディレイプロファイル回路と、該ディレイプロファイル回路で求めた複数のディレイプロファイルの中から相関値の高いものを選択し、逆拡散を行うタイミングの基となる信号を出力するサーチャー回路と、該サーチャー回路からの信号に基づいて前記ディレイプロファイル回路における相関のタイミングを示すパルス信号を出力する複数のタイミング回路と、前記ディレイプロファイル回路および前記タイミング回路の動作を制御するCPUと、前記ディレイプロファイル回路および前記タイミング回路を動作させるための動作クロックを生成し出力する動作クロック生成回路とを備え、

前記サーチャー回路が、前記ディレイプロファイルの最大相関値が所定の閾値よりも小さいときに、該ディレイプロファイルを作成したディレイプロファイル回路の動作を停止させる停止要求信号を前記CPUに対して出力し、

該停止要求信号を受けたCPUが、該ディレイプロファイル回路および対応するタイミング回路の少なくとも一方の動作を停止するように制御することを特徴とするCDMA通信システムの無線通信機。

【請求項10】 前記サーチャー回路が、前記停止要求信号を出力した後、所定時間経過後に該停止要求信号の出力を停止することを特徴とする請求項9に記載のCDMA通信システムの無線通信機。

【請求項11】 前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する動作クロックの供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする請求項9または10に記載のCDMA通信システムの無線通信機。

【請求項12】 前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する電源の供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする請求項9または10に記載のCDMA通信システムの無線通信機。

【請求項13】 受信信号に対して複数のタイミングで既知データとの相関

をとってディレイプロファイルを作成するディレイプロファイル回路を複数有するCDMA通信システムの無線通信機の消費電力制御方法において、

前記ディレイプロファイルの最大相関値と所定の閾値とを比較するステップと

前記比較ステップの比較結果に基づいて前記ディレイプロファイル回路の動作を停止するステップと

を有することを特徴とするCDMA通信システムの無線通信機の消費電力制御方法。

【請求項 1 4】 前記停止ステップは、前記比較ステップの比較の結果、前記最大相関値が前記所定の閾値よりも小さい場合に、前記ディレイプロファイル回路の動作を停止することを特徴とする請求項 1 3 に記載のCDMA通信システムの無線通信機の消費電力制御方法。

【請求項 1 5】 前記停止ステップによって前記ディレイプロファイル回路の動作の停止中に、所定時間が経過したか否かを検出するステップと、

前記検出ステップによって前記所定時間の経過を検出した場合に該ディレイプロファイル回路の動作を再開するステップと

を有することを特徴とする請求項 1 3 または 1 4 に記載のCDMA通信システムの無線通信機の消費電力制御方法。

【請求項 1 6】 受信信号に対して複数のタイミングで既知データとの相関をとってディレイプロファイルを作成するディレイプロファイル回路を複数有するとともに、前記複数のディレイプロファイル回路ごとに、該ディレイプロファイル回路における相関タイミングを発生するタイミング回路を有するCDMA通信システムの無線通信機の消費電力制御方法において、

前記ディレイプロファイルの最大相関値と所定の閾値とを比較するステップと

前記比較ステップの比較結果に基づいて前記タイミング回路の動作を停止するステップと

を有することを特徴とするCDMA通信システムの無線通信機の消費電力制御方法。

【請求項 1 7】 受信信号に対して複数のタイミングで既知データとの相関をとってディレイプロファイルを作成するディレイプロファイル回路を複数有するとともに、前記複数のディレイプロファイル回路ごとに、該ディレイプロファイル回路における相関タイミングを発生するタイミング回路を有する C D M A 通信システムの無線通信機の消費電力制御方法において、

前記ディレイプロファイルの最大相関値と所定の閾値とを比較するステップと

前記比較ステップの比較結果に基づいて前記ディレイプロファイル回路の動作を停止するステップと、

前記比較ステップの比較結果に基づいて前記タイミング回路の動作を停止するステップと  
を有することを特徴とする C D M A 通信システムの無線通信機の消費電力制御方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は無線通信機および無線通信機の消費電力制御方法に関し、詳しくは、移動体通信システムの移動局として用いられ、ハンドオーバー時のように複数の C D M A 送信装置からの信号を受信する C D M A 通信システムの無線通信機およびその消費電力制御方法に関する。

【 0 0 0 2 】

【従来の技術】

最近では、携帯電話等の移動体通信システムが広く普及してきている。このような移動体通信システムで用いられる通信方式のひとつに C D M A ( C o d e D i v i s i o n M u l t i p l e A c c e s s ) がある。

【 0 0 0 3 】

この C D M A では、送信側においては送信したいデータごとに異なる予め定められた拡散符号によってデータを拡散して送信し、受信側においては送信側と同じ拡散符号（正確には、送信側の拡散符号と複素共役な符号）によって受信信号を拡



散（いわゆる逆拡散）してデータを得る。すなわち、このようなCDMAによる通信では、受信側において受信した信号を逆拡散するタイミングをずらし、その相関値のピークを見つけ出すことによって、送信側から送信した信号を再現することができる。

## 【0004】

ところで、携帯電話機等の移動体通信システムにおける移動局では、携帯のし易さ等の要望から、より小型軽量化されるとともに長時間にわたって使用可能であることが望まれている。このため、移動局を駆動する内蔵バッテリーについても小型化され、このような小型のバッテリーで長時間の動作を可能とするためには、移動局の低消費電力化が重要課題となっている。

## 【0005】

CDMA受信装置の低消費電力化を図る一例として、特開平9-200177号公報に開示されたCDMA受信装置が挙げられる。このCDMA受信装置は、受信信号に対して逆拡散を施す相関フィルタの消費電力の低減を図るものである。

## 【0006】

図15は、特開平9-200177号公報に開示されたCDMA受信装置の相関フィルタを示すブロック図である。

## 【0007】

図15に示すように、この相関フィルタは、遅延回路51と、重み付け合成回路52と、タイミング制御回路53と、スイッチ素子54とを有して構成される。

## 【0008】

遅延回路51は、入力信号に対して遅延を施した信号を得るためのもので、入力信号がデジタル信号の場合にはたとえばシフトレジスタによって構成され、入力信号がアナログ信号の場合にはたとえば遅延線やアナログシフトレジスタによって構成される。

## 【0009】

重み付け合成回路52は、遅延回路51からのタップ出力TP1～TPnに対

応して設けられ、タップ出力 $TP1 \sim TPn$ と重み付け係数 $W1 \sim Wn$ との乗算を行う複数の重み付け回路と、複数の重み付け回路のそれぞれからの出力信号を合成して出力する合成回路とを有して構成される。

#### 【0010】

タイミング制御回路53は、重み付け合成回路52から得られる相関出力信号に基づいて、スイッチ素子54の動作を制御する。スイッチ素子54は、タイミング制御回路53からの制御信号によって所定時間の間だけ閉じて、電源55から重み付け合成回路52に対して電源電圧が供給されるようにする。

#### 【0011】

重み付け合成回路52における重み付け合成の動作は、別の表現をすると、入力信号と重み付け係数 $W1 \sim Wn$ との相関を検出しているといえる。特開平9-200177号公報に開示されたCDMA受信装置では、この相関結果がピークを示す部分が入力信号のすべてにわたって存在するわけではないことから、相関結果がピークを示す部分以外については重み付け合成回路52への電源供給を停止することによって、消費電力の低減を図っている。

#### 【0012】

##### 【発明が解決しようとする課題】

ところで、CDMA移動体通信システムでは、ある基地局がカバーするセルから別の基地局がカバーするセルに移動局が移動するとき、移動局は、両方の基地局からの信号を受信する期間を経て、受信する基地局の切り替えを行うハンドオーバーを行っている。

#### 【0013】

たとえば、このハンドオーバー時には、移動局は複数の基地局からの信号を受信し、この複数の信号について復調する必要があるため、消費電力も多くなってしまう。

#### 【0014】

ところが、上述の特開平9-200177号公報に開示されたCDMA受信装置のような従来技術では、ハンドオーバー時の消費電力低減に関して考慮しておらず、ハンドオーバー時には依然として多くの電力を消費してしまうものであ

た。

【0015】

すなわち、従来技術では、ハンドオーバー時に限らず、CDMA受信装置が複数のCDMA送信装置からの信号を受信する構成、すなわち、サイトダイバーシチのような構成における低消費電力化に関しては考慮されていない。

【0016】

本発明は上記の点にかんがみてなされたもので、ハンドオーバー時のように複数のCDMA送信装置からの信号を受信する場合に、その消費電力を低減することができる無線通信機および無線通信機の消費電力制御方法を提供することを目的とする。

【0017】

【課題を解決するための手段】

本発明は上記の目的を達成するために、受信信号に対して複数のタイミングで既知データとの相関をとってディレイプロファイルを作成するディレイプロファイル回路を複数有するとともに、前記複数のディレイプロファイル回路ごとに、該ディレイプロファイル回路における相関タイミングを発生するタイミング回路を有するCDMA通信システムの無線通信機において、前記ディレイプロファイルの相関値に応じて、該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする。

【0018】

また、本発明は、請求項1に記載のCDMA通信システムの無線通信機において、前記複数のディレイプロファイル回路が、同じに受信する複数のCDMA送信装置からの信号のそれぞれを受信するためのものであり、前記複数のCDMA送信装置のうちのいずれか1つから他の1つへと受信対象を切り替えるハンドオーバー時に、前記ディレイプロファイルの相関値に応じて該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする。

## 【0019】

また、本発明は、請求項1または2に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイルの最大相関値が所定の閾値よりも小さいときに、該ディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする。

## 【0020】

また、本発明は、請求項1または2に記載のCDMA通信システムの無線通信機において、前記複数のディレイプロファイル回路の数を $N$  ( $N$ は、 $2 < N$ である自然数)とし、前記複数のディレイプロファイル回路のそれぞれが作成したディレイプロファイルそれぞれの最大相関値を大きい順に $P_b(N)$ 、 $P_b(N-1)$ 、 $\dots$ 、 $P_b(1)$ としたとき、 $(P_b(N) - P_b(i))$  ( $i$ は、 $1 \leq i < N$ である自然数)が所定の閾値よりも大きいときに、最大相関値 $P_b(i)$ のディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする。

## 【0021】

また、本発明は、請求項1または2に記載のCDMA通信システムの無線通信機において、前記複数のディレイプロファイル回路の数を $N$  ( $N$ は、 $2 < N$ である自然数)とし、前記複数のディレイプロファイル回路のそれぞれが作成したディレイプロファイルそれぞれの最大相関値を大きい順に $P_b(N)$ 、 $P_b(N-1)$ 、 $\dots$ 、 $P_b(1)$ としたとき、 $(P_b(i) - P_b(i-1))$  ( $i$ は、 $1 < i \leq N$ である自然数)が所定の閾値よりも大きいときに、最大相関値 $P_b(i-1) \sim P_b(1)$ のディレイプロファイルを作成したディレイプロファイル回路および該ディレイプロファイル回路における相関タイミングを発生するタイミング回路の少なくとも一方の動作を停止することを特徴とする。

## 【0022】

また、本発明は、請求項1～5のいずれか1項に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイル回路の動作を停止する所定時

間が、受信信号の無線フレームの長さの自然数倍であることを特徴とする。

【0023】

また、本発明は、請求項1～6のいずれか1項に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する動作クロックの供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする。

【0024】

また、本発明は、請求項1～6のいずれか1項に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する電源の供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする。

【0025】

また、本発明は、基地局からの信号を受信するアンテナと、該アンテナで受信した信号に対して直交検波や復調を行う無線回路と、該無線回路からの信号と既知データとの相関をとることによってディレイプロファイルを求める複数のディレイプロファイル回路と、該ディレイプロファイル回路で求めた複数のディレイプロファイルの中から相関値の高いものを選択し、逆拡散を行うタイミングの基となる信号を出力するサーチャ回路と、該サーチャ回路からの信号に基づいて前記ディレイプロファイル回路における相関のタイミングを示すパルス信号を出力する複数のタイミング回路と、前記ディレイプロファイル回路および前記タイミング回路の動作を制御するCPUと、前記ディレイプロファイル回路および前記タイミング回路を動作させるための動作クロックを生成し出力する動作クロック生成回路とを備え、前記サーチャ回路が、前記ディレイプロファイルの最大相関値が所定の閾値よりも小さいときに、該ディレイプロファイルを作成したディレイプロファイル回路の動作を停止させる停止要求信号を前記CPUに対して出力し、該停止要求信号を受けたCPUが、該ディレイプロファイル回路および対応するタイミング回路の少なくとも一方の動作を停止するように制御するこ

とを特徴とする。

【0026】

また、本発明は、請求項9に記載のCDMA通信システムの無線通信機において、前記サーチャ回路が、前記停止要求信号を出力した後、所定時間経過後に該停止要求信号の出力を停止することを特徴とする。

【0027】

また、本発明は、請求項9または10に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する動作クロックの供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする。

【0028】

また、本発明は、請求項9または10に記載のCDMA通信システムの無線通信機において、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方に供給する電源の供給を停止することによって、前記ディレイプロファイル回路および前記タイミング回路の少なくとも一方の動作を停止することを特徴とする。

【0029】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。

【0030】

以下の実施の形態では、CDMA移動体通信システムにおける移動局に本発明を適用する場合について説明する。また、以下の実施の形態は、ハンドオーバー時の消費電力を低減する場合の例である。

【0031】

図1は、本発明による移動局が適用される、CDMA移動体通信システムの一例の概要を示すブロック図である。

【0032】

移動体通信システムの網側を構成する基地局-基地局制御装置-交換局は、移

動体通信システムが提供するサービスの多様化（マルチメディア化）や、各基地局、基地局制御装置および交換局を接続する伝送路の効率的な利用（統計多重）の観点からATM（Asynchronous Transfer Mode）通信技術等が適用されるようになってきている。

【0033】

移動局1は、移動体通信システムによって他の移動局や他の網に接続された端末装置等と通信を行う。通信の種類は音声やデータ通信などさまざまなものがあり得る。

【0034】

移動局1からの送信データは、無線通信によって基地局2に通信データとして送信される。基地局2では、移動局1やその他の移動局から受信した通信データをATMセルに組み立てたり様々な処理を施した後に基地局制御装置3に送信する。

【0035】

このように、無線区間での通信データが音声、画像、その他の形態のデータであろうとも、網内においては基地局においてATMセル化された情報が伝送されるのでマルチメディア化された通信形態に容易に対応することができる。

【0036】

基地局制御装置3では、基地局2から受け取ったATMセルをユーザごとにルーチングし、交換局4や自分の管理下の他の基地局へと送信する。交換局4では、基地局制御装置3と同様に、基地局制御装置3から受け取ったATMセルをユーザごとにルーチングし、他の交換局や関門局5へと送信する。

【0037】

このようなATMセルの伝送は、ATMセルの発生に応じて伝送路内を流せばよく、従来のようにあらかじめ決められたチャネルごとの伝送路を設ける必要がないので、統計多重の効果が得られて伝送路を効率的に利用することができる。なお、関門局5は他の網への中継を行うために設けられたものである。

【0038】

基地局2が網側からのデータを移動局1に送信する際には、QPSK等の1次

変調を行った後、2次変調として符号拡散を行って送信する。本実施の形態の復調回路はたとえば移動局1に適用することができ、移動局1ではこの復調回路を用いて基地局2からの受信信号に逆拡散を施すことによって復調し、網側からのデータを再現する。

【0039】

図2は、図1に示した移動局1が適用されるCDMA移動体通信システムの通信環境を示すブロック図である。

【0040】

この図2に示すCDMA移動体通信システムでは、セルラ方式を採用しており、基地局2aがカバーする範囲がセル6aであり、基地局2bがカバーする範囲がセル6bであり、基地局2cがカバーする範囲がセル6cである。

【0041】

ここで、移動局1が、現在セル6aに在圏し、図2に示す矢印の方向に移動しているとすると、このとき移動局1は、当初基地局2aとのみ通信を行い、その後、基地局2aからの信号が弱まってきたのを検出しハンドオーバーを行う。このハンドオーバーでは、基地局2aからの信号のほかに、基地局2a以外の基地局からの信号も同時に受信することによって、最も強い信号が受信できる基地局を見つけ出し、今後通信を行う基地局を切り替えるものである。

【0042】

このように、移動局1では、ハンドオーバー時に複数の基地局からの信号を同時に受信する必要がある。各基地局からの信号は、それぞれ異なる拡散符号で拡散されて送信されており、移動局1において複数の基地局からの信号を同時に受信できるようにするためには、後述するように、受信信号を逆拡散するタイミングを見つけ出すための回路を同時に受信したい基地局の数だけ設けておく必要がある。

【0043】

図3は、本発明による移動局の第1の実施の形態のブロック図である。

【0044】

本実施の形態では、基地局からの信号を受信するアンテナ7と、アンテナ7で



受信した信号に対して直交検波や復調を行う無線回路 8 と、無線回路 8 からの信号と既知データとの相関をとることによってディレイプロファイルを求めるディレイプロファイル回路 9 と、ディレイプロファイル回路 9 で求めた複数のディレイプロファイルの中から相関値の高いものを選択し、逆拡散を行うタイミングの基となる信号を出力するサーチャール回路 10 と、サーチャール回路 10 からの信号に基づいてディレイプロファイル回路 9 における相関のタイミングを示すパルス信号を出力するタイミング回路 11 と、ディレイプロファイル回路 9 およびタイミング回路 11 の動作を制御する CPU 12 と、ディレイプロファイル回路 9 およびタイミング回路 11 を動作させるための動作クロックを生成し出力する動作クロック生成回路 13 とを備えている。動作クロック生成回路 13 はたとえば 16.384 MHz の周波数のクロック信号を生成し出力するものである。

## 【0045】

前述のように、移動局では、ハンドオーバー時に複数の基地局からの信号を同時に受信する必要がある、図 3 に示した例では、ディレイプロファイル回路 9、サーチャール回路 10、タイミング回路 10 が基地局ごとに設けられた構成になっている。

## 【0046】

すなわち、ディレイプロファイル回路 9 は、同時に受信する複数の基地局のうち各基地局ごとに設けられた、第 1 の基地局用ディレイプロファイル回路 9 a と、第 2 の基地局用ディレイプロファイル回路 9 b と、第 3 の基地局用ディレイプロファイル回路 9 c とから成る。

## 【0047】

また、サーチャール回路 10 は、同時に受信する複数の基地局のうち各基地局ごとに設けられた、第 1 の基地局用サーチャール回路 10 a と、第 2 の基地局用サーチャール回路 10 b と、第 3 の基地局用サーチャール回路 10 c とから成る。

## 【0048】

また、タイミング回路 11 は、同時に受信する複数の基地局のうち各基地局ごとに設けられた、第 1 の基地局用タイミング回路 11 a と、第 2 の基地局用タイミング回路 11 b と、第 3 の基地局用タイミング回路 11 c とから成る。

【0049】

なお、サーチャ回路10はたとえばDSPで構成し、処理をソフトウェアで実現するようにしてもよい。この場合、1つのDSPで複数の基地局に関する処理を行うことができる。

【0050】

図4は、図1に示した基地局2から送信され、移動局1が受信する受信信号の構成の一例を示す図である。

【0051】

図4に示すように、基地局2からは長さ10msの無線フレームが連続して送信される。1個の無線フレームは16個のロットから構成され、1個のロットは10個のシンボルから構成される。また、1個のロットを構成する10個のシンボルは、4個のパイロットシンボルと6個の情報データシンボルとから構成される。

【0052】

パイロットシンボルは、通信システムで予め定めた既知データであり、図3に示したディレイプロファイル回路9では、この既知データを用いることによって、ディレイプロファイルの計算を行う。また、情報データシンボルは、端末どうしの通信で実際に送受信したい実データである。

【0053】

ディレイプロファイル回路9内は、上述したように、基地局ごとの構成となっており、第1の基地局用ディレイプロファイル回路9a、第2の基地局用ディレイプロファイル回路9bおよび第3の基地局用ディレイプロファイル回路9cに分かれている。各基地局から送信されるデータはそれぞれ異なる拡散符号で拡散されており、各基地局用ディレイプロファイル回路9a、9bおよび9cでは、それぞれが対応する基地局に割り当てられた拡散符号で逆拡散することによって、その基地局からの信号のみを得ることができる。

【0054】

なお、図3に示したディレイプロファイル回路9内の第1の基地局用ディレイプロファイル回路9a、第2の基地局用ディレイプロファイル回路9bおよび第

3の基地局用ディレイプロファイル回路9cは同じ内部構成であるので、以下の説明では、代表して第1の基地局用ディレイプロファイル回路9aについて説明する。

【0055】

同様に、図3に示したサーチャージ回路10内の第1の基地局用サーチャージ回路10a、第2の基地局用サーチャージ回路10bおよび第3の基地局用サーチャージ回路10cは同じ内部構成であるので、以下の説明では、代表して第1の基地局用サーチャージ回路10aについて説明し、図3に示したタイミング回路11内の第1の基地局用タイミング回路11a、第2の基地局用タイミング回路11bおよび第3の基地局用タイミング回路11cは同じ内部構成であるので、以下の説明では、代表して第1の基地局用タイミング回路11aについて説明する。

【0056】

図5は、図3に示した第1の基地局用ディレイプロファイル回路9aの内部構成を示すブロック図である。

【0057】

第1の基地局用ディレイプロファイル回路9aは、図3に示したCPU12からのディレイプロファイル回路制御信号を受けるインターフェースとなるCPUインタフェース部15と、ディレイプロファイルを求めるための演算を行う演算部16と、外部のDPRAM19に対する読み書きのための制御を行うRAMコントロール部17と、動作クロックの供給、供給停止を切り替えるスイッチ部18とを有して構成される。CPUインタフェース部15、演算部16およびRAMコントロール部17は、動作クロックが供給されることによって動作する。演算部16およびRAMコントロール部17は、動作クロックの供給が停止されると動作を停止し、この動作停止時には電力をほとんど消費しない。スイッチ部18は通常は閉じており、CPUインタフェース部15はもちろんのこと演算部16およびRAMコントロール部17にも動作クロックが供給されるようになっている。

【0058】

なお、DPRAM19は、双方向RAMであり、ディレイプロファイル回路9

側から、およびサーチャー回路 10 側からの双方向で読み書きが可能な RAM である。この DPRAM 19 を介してディレイプロファイル回路 9 とサーチャー回路 10 とがデータの受け渡しを行う。すなわち、ディレイプロファイル回路 9 によって作成されたディレイプロファイルは DPRAM 19 に書き込まれ、サーチャー回路 10 は DPRAM 19 からディレイプロファイルを読み出す。

## 【0059】

また、この DPRAM 19 は、第 1 の基地局用ディレイプロファイル回路 9 a、第 2 の基地局用ディレイプロファイル回路 9 b および第 3 の基地局用ディレイプロファイル回路 9 c のそれぞれごとに合計 3 つ設けてもよいし、ディレイプロファイル回路 9 に対しての 1 つだけを設けてもよい。

## 【0060】

図 6 は、図 5 に示した第 1 の基地局用ディレイプロファイル回路 9 a 内の演算部 16 の内部構成を示すブロック図である。

## 【0061】

演算部 16 は、第 1 の基地局からの受信信号と既知データとの相関をとる相関処理部 21 と、相関処理部 21 で求めた相関結果の電力化を行う電力値算出部 22 と、電力値算出部 22 の出力の加算を行う電力値加算部 23 と、電力値加算部 23 による加算結果について受信信号の複数スロット分の平均を求め、ディレイプロファイルとして出力する平均値算出部 24 とを有して構成される。

## 【0062】

なお、図 5 では演算部 17 から RAM コントロール部 17 を介して DPRAM 19 に対する書き込みおよび読み出しを行うアドレスの指定等の制御をしており、図 6 ではデータの流れを示しているため、RAM コントロール部 17 を図 6 には図示していない。

## 【0063】

ここで、図 5 および図 6 を参照して、第 1 の基地局用ディレイプロファイル回路 9 a の動作について説明する。

## 【0064】

図 3 に示した無線回路 8 からの受信信号および図 9 に示す第 1 の基地局用タイ

ミング回路 11a からのディレイプロファイル回路用タイミング信号は、図 5 に示した第 1 の基地局用ディレイプロファイル回路 9a の演算部 16 に入力される。

【0065】

図 6 に示した演算部 16 の相関処理部 21 では、図 3 に示した CPU 12 から CPU インタフェース部 15 を介して当該基地局用の拡散符号および既知データ（たとえばパイロットシンボル）を得て、受信信号に対して拡散符号によって逆拡散を行うとともに、ディレイプロファイル回路用タイミング信号のタイミングで逆拡散を施した後の受信信号と既知データとの相関を求める。

【0066】

図 7 は、図 6 に示した相関処理部 21 における相関を求める処理について説明する図である。

【0067】

まず、相関処理部 21 は CPU インタフェース部 15 を介して得た拡散符号によって逆拡散を施す。図 7 に示す受信信号は逆拡散を施した後の信号である。

【0068】

次に、相関処理部 21 は、図 7 に示すように、ディレイプロファイル回路用タイミング信号のタイミングで受信信号を取り込み、この取り込みデータと既知データとの相関を求める。

【0069】

この相関を求める際には、取り込みデータに対する既知データの相対位置を少しずつずらしながら（相関検出タイミングをずらしながら）複数の相関結果を得る。図 7 に示す例では、61 ns ずつずらして合計で 512 個の相関結果を得るようにしている。この相関検出タイミングをずらす幅の 61 ns は、図 3 に示した動作クロック生成回路 13 が発生する 16.384 MHz のクロックのパルス周期であるが、本発明はこれに限られるものではないことはいうまでもない。

【0070】

このようにして得た相関結果は、図 6 に示した電力値算出部 22 以降のブロックに引き渡される。以降、電力値算出部 22 では相関処理部で求めた相関結果の

電力化を行い、電力値加算部 23 では電力値算出部 22 の出力の加算を行い、平均値算出部 24 では電力値加算部 23 による加算結果について受信信号の複数スロット分の平均を求め、ディレイプロファイルとして出力する。

#### 【0071】

ここで、電力値加算部 23 では、加算処理におけるデータの一時記憶用として D P R A M 19 を用いており、また、平均値算出部 24 では、求めたディレイプロファイルを D P R A M 19 に対して書き込むことによって、ディレイプロファイルを出力している。この結果、D P R A M 19 には、相関検出タイミングのずれた 512 個のディレイプロファイルが書き込まれることになり、図 3 に示したサーチャ回路 10 では、D P R A M 19 を介して相関結果としてのディレイプロファイルを得ることになる。

#### 【0072】

図 8 は、図 3 に示した第 1 の基地局用サーチャ回路 10 a の内部構成を示すブロック図である。

#### 【0073】

第 1 の基地局用サーチャ回路 10 a は、第 1 の基地局用ディレイプロファイル回路 9 a で求められた、相関検出タイミングの異なる複数のディレイプロファイルのうち最も相関値の大きなものを見つけ出すとともに、相関値に関して後述する処理によって停止要求信号を出力する相関値検出回路 26 と、相関値検出回路 26 が見つけた最も相関値の大きなディレイプロファイルの相関検出タイミングに基づいて、第 1 の基地局用ディレイプロファイル回路 9 a における相関検出タイミングを補正するタイミング補正信号を出力するとともに、受信信号を逆拡散するタイミングとなる逆拡散タイミング信号を出力するタイミング制御回路 27 と、相関値検出回路 26 において停止要求信号を出力する処理で用いる閾値を記憶してある R A M 28 とを有して構成される。

#### 【0074】

図 8 に示した第 1 の基地局用サーチャ回路 10 a では、まず、相関値検出回路 26 において、D P R A M 19 から相関検出タイミングのずれた 512 個のディレイプロファイルを読み出し、最も相関値が大きい、すなわち相関値がピーク

を示すディレイプロファイルを検索し、それをタイミング制御回路 27 に通知する。

【0075】

なお、相関値検出回路 26 において停止要求信号を出力する処理については後述する。

【0076】

タイミング制御回路 27 では、相関値検出回路 26 が見つけ出した最も相関値の大きなディレイプロファイルの相関検出タイミングに基づいて、第 1 の基地局用ディレイプロファイル回路 9 a における相関検出タイミングを補正するタイミング補正信号を出力するとともに、図示しないフィンガにおいて受信信号を逆拡散するタイミングとなる逆拡散タイミング信号を出力する。

【0077】

ここで、第 1 の基地局用サーチャ回路 10 a 内のタイミング制御回路 27 が出力するタイミング補正信号および逆拡散タイミング信号について説明する。

【0078】

図 7 に示したように、ディレイプロファイル回路 9 内の各基地局用ディレイプロファイル回路 9 a、9 b および 9 c では、512 個のそれぞれ相関検出タイミングの異なるディレイプロファイルを求めている。このため、受信信号に既知データが挿入されている位置がこの 512 個の中に収まらない位置になってしまうと、正しい逆拡散位置が見つけ出せなくなってしまう。

【0079】

これを解決するために、タイミング制御回路 27 では、図 7 に示した 512 個中のほぼ中央のディレイプロファイルが最大の相関値となるように、ディレイプロファイル回路用タイミング信号を補正するタイミング補正信号を出力する。

【0080】

また、タイミング制御回路 27 が出力する逆拡散タイミング信号は、図示しないフィンガに対して受信信号を逆拡散するタイミングを通知するためのものであるため、図 4 に示したような既知データすなわちパイロットシンボルが各スロットの先頭にあるデータフォーマットの場合には、図 7 に示した 512 個のディレ

イプロファイルのうち最大の相関値のディレイプロファイルの相関検出タイミングで逆拡散タイミング信号を出力する。

【0081】

このようにして第1の基地局用サーチャ回路10a内のタイミング制御回路27から出力されたタイミング補正信号および逆拡散タイミング信号は、図9に示す第1の基地局用タイミング回路11aに入力される。

【0082】

図9は、図3に示した第1の基地局用タイミング回路11aの内部構成を示すブロック図である。

【0083】

第1の基地局用タイミング回路11aは、図3に示したCPU12からのタイミング回路制御信号を受けるインターフェースとなるCPUインタフェース部30と、CPUインタフェース部30からのカウンタオンオフ信号および第1のサーチャ回路10aからのタイミング補正信号に基づいてカウントアップし、10ms周期のタイミングを出力するカウント部31と、カウント部31が出力したタイミングと第1のサーチャ回路10aからの逆拡散タイミング信号とを比較し、両者が一致したタイミングを出力する比較部32と、カウント部31が出力したタイミングでパルス信号を生成しディレイプロファイル回路用タイミング信号として出力するとともに比較部32が出力したタイミングでパルス信号を生成しフィンガ用タイミング信号として出力する信号生成部33と、動作クロックの供給、供給停止を切り替えるスイッチ部34とを有して構成される。CPUインタフェース部30、カウント部31、比較部32および信号生成部33は、動作クロックが供給されることによって動作する。カウント部31、比較部32および信号生成部33は動作クロックの供給が停止されると動作を停止し、この動作停止時には電力をほとんど消費しない。スイッチ部34は通常は閉じており、CPUインタフェース部30はもちろんのことカウント部31、比較部32および信号生成部33にも動作クロックが供給されるようになっている。

【0084】

第1の基地局用タイミング回路11aでは、カウント部31においてCPUイ



ンタフェース部 3 0 を介して得たカウンタオンオフ信号によってカウントアップすることによって 1 0 m s の周期をカウントし出力する。これによって、図 4 に示した無線フレームの長さに相当する周期の信号を作り出している。

【 0 0 8 5 】

ここで、カウント部 3 1 では、図 8 に示したタイミング制御回路 2 7 からのタイミング補正信号によってリセットされ、結果としてタイミング補正信号のタイミングで無線フレームの長さに相当する周期の信号を作り出している。

【 0 0 8 6 】

カウント部 3 1 からの信号は信号生成部 3 3 に入力され、信号生成部 3 3 ではカウント部 3 1 からの信号の周期でパルス信号を生成し、ディレイプロファイル回路用タイミング信号として出力する。

【 0 0 8 7 】

また、カウント部 3 1 からの信号は比較部 3 2 にも入力される。比較部 3 2 では、カウント部 3 1 から入力された信号と図 8 に示したタイミング制御回路 2 7 からの逆拡散タイミング信号とを比較し、比較の結果一致した場合に一致信号を出力する。この一致信号は信号生成部 3 3 に入力され、信号生成部 3 3 では比較部 3 2 からの一致信号の周期でパルス信号を生成し、フィンガ用タイミング信号として出力する。このフィンガ用タイミング信号は図示しないフィンガに入力され、フィンガにおける逆拡散のタイミングとして用いられる。

【 0 0 8 8 】

図 1 0 は、本発明の第 1 の実施の形態において、図 8 に示した相関値検出回路 2 6 から停止要求信号を出力する処理のフローチャートを示す図である。

【 0 0 8 9 】

図 8 に示した相関値検出回路 2 6 は、まず、D P R A M 1 9 から相関検出タイミングのずれた 5 1 2 個のディレイプロファイルを読み出し ( A - 1 ) 、その中から、最も相関値が大きいすなわち相関値がピークを示すディレイプロファイルを検索する ( A - 2 ) 。

【 0 0 9 0 】

次に、その最大相関値と第 1 の基地局用サーチャ回路 1 0 a 内の R A M 2 8

に予め記憶してある閾値とを比較し（A-3）、図11に示すように、最大相関値が閾値よりも小さければ停止要求信号を出力する（A-4）。

【0091】

図3に示したCPU12では、この停止要求信号を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力する。このディレイプロファイル回路制御信号を受けた図5に示した第1の基地局用ディレイプロファイル回路9a内のCPUインタフェース部15では、スイッチ部18を開き、演算部16およびRAMコントロール部17に対する動作クロックの供給を停止する。演算部16およびRAMコントロール部17は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0092】

また、CPU12では、停止要求信号を受けたとき、その旨をタイミング回路制御信号に載せて出力する。このタイミング回路制御信号を受けた図9に示した第1の基地局用タイミング回路11a内のCPUインタフェース部30では、スイッチ部34を開き、カウント部31、比較部32および信号生成部33に対する動作クロックの供給を停止する。カウント部31、比較部32および信号生成部33は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0093】

図12は、図8に示した相関値検出回路26から停止要求信号を出力している際に、動作を復帰させる処理のフローチャートを示す図である。この図12に示す処理は、図8に示した相関値検出回路26で実行される。

【0094】

まず、ステップ（B-1）では、現在、停止要求信号出力中かどうかを判定する。停止要求信号出力中でなければそのまま停止要求信号を出力するまで待つ。

【0095】

ステップ（B-1）において、停止要求信号出力中である場合には、停止要求信号を出力し始めてから所定時間経過するのを待ち（B-2）、この所定時間が経過したならば停止要求信号の出力を停止する（B-3）。

## 【0096】

ステップ(B-2)における所定時間は、無線フレームの長さの自然数倍にするのがよく、無線フレームの長さが10msの場合には $10\text{ms} \times n$ （ただし、 $n$ は自然数）となる。

## 【0097】

図3に示したCPU12に対する停止要求信号の出力が停止されると、CPU12では、この停止要求信号の停止を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力する。このディレイプロファイル回路制御信号を受けた図5に示した第1の基地局用ディレイプロファイル回路9a内のCPUインタフェース部15では、スイッチ部18を閉じ、演算部16およびRAMコントロール部17に対する動作クロックの供給を再開する。

## 【0098】

また、CPU12では、停止要求信号の停止を受けたとき、その旨をタイミング回路制御信号に載せて出力する。このタイミング回路制御信号を受けた図9に示した第1の基地局用タイミング回路11a内のCPUインタフェース部30では、スイッチ部34を閉じ、カウント部31、比較部32および信号生成部33に対する動作クロックの供給を再開する。

## 【0099】

次に、本発明の第2の実施の形態について説明する。この第2の実施の形態においては、そのブロック構成は第1の実施の形態と同様であるので、図1～図7を参照し、詳しい説明は省略する。ただし、本実施の形態においては、図3に示したサーチャ回路10は、同時に受信する複数の基地局ごとに独立した処理を行う構成になっておらず、複数の基地局のディレイプロファイルの相関値を参照するものである。

## 【0100】

図13は、本発明の第2の実施の形態において、図8に示した相関値検出回路26から停止要求信号を出力する処理のフローチャートを示す図である。

## 【0101】

図8に示した相関値検出回路26は、まず、DPRAM19から相関検出タイ

ミングのずれた512個のディレイプロファイルの全基地局分を読み出し（C-1）、その中から、基地局ごとに最も相関値が大きいすなわち相関値がピークを示すディレイプロファイルを検索する（C-2）。

#### 【0102】

次に、基地局ごとに求めた最大相関値のうち最大のものをPb1、次に大きいものをPb2、最小のものをPb3としたとき（C-3）、Pb1とPb2との差（ $Pb1 - Pb2$ ）と、RAM28に予め記憶してある閾値とを比較する（C-4）。この比較の結果、（ $Pb1 - Pb2$ ）が閾値よりも大きい場合には、Pb2の基地局用の停止要求信号およびPb3の基地局用の停止要求信号を出力する（C-5）。

#### 【0103】

図3に示したCPU12では、この停止要求信号を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、Pb2の基地局用およびPb3の基地局用の演算部16およびRAMコントロール部17に対する動作クロックの供給を停止する。演算部16およびRAMコントロール部17は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

#### 【0104】

また、CPU12では、停止要求信号を受けたとき、その旨をタイミング回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、Pb2の基地局用およびPb3の基地局用のカウント部31、比較部32および信号生成部33に対する動作クロックの供給を停止する。カウント部31、比較部32および信号生成部33は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

#### 【0105】

ステップ（C-4）において、（ $Pb1 - Pb2$ ）が閾値以下である場合には、Pb1とPb3との差（ $Pb1 - Pb3$ ）と、RAM28に予め記憶してある閾値とを比較する（C-6）。この比較の結果、（ $Pb1 - Pb3$ ）が閾値よりも大きい場合には、Pb3の基地局用の停止要求信号を出力する（C-7）。

## 【0106】

図3に示したCPU12では、この停止要求信号を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、Pb3の基地局用の演算部16およびRAMコントロール部17に対する動作クロックの供給を停止する。演算部16およびRAMコントロール部17は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

## 【0107】

また、CPU12では、停止要求信号を受けたとき、その旨をタイミング回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、Pb3の基地局用のカウント部31、比較部32および信号生成部33に対する動作クロックの供給を停止する。カウント部31、比較部32および信号生成部33は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

## 【0108】

なお、この第2の実施の形態において、図8に示した相関値検出回路26から停止要求信号を出力している際に動作を復帰させる処理は、図12に示した処理と同様であるので説明を省略する。

## 【0109】

次に、本発明の第3の実施の形態について説明する。この第3の実施の形態においても、そのブロック構成は第1の実施の形態と同様であるので、図1～図7を参照し、詳しい説明は省略する。また、本実施の形態においても、第2の実施の形態と同様に、図3に示したサーチャ回路10は、同時に受信する複数の基地局ごとに独立した処理を行う構成になっておらず、複数の基地局のディレイプロファイルの相関値を参照するものである。

## 【0110】

図14は、本発明の第3の実施の形態において、図8に示した相関値検出回路26から停止要求信号を出力する処理のフローチャートを示す図である。

## 【0111】

図 8 に示した相関値検出回路 26 は、まず、DPRAM19 から相関検出タイミングのずれた 512 個のディレイプロファイルの全基地局分を読み出し (D-1)、その中から、基地局ごとに最も相関値が大きいすなわち相関値がピークを示すディレイプロファイルを検索する (D-2)。

【0112】

次に、基地局ごとに求めた最大相関値のうち最大のものを  $Pb1$ 、次に大きいものを  $Pb2$ 、最小のものを  $Pb3$  としたとき (D-3)、 $Pb1$  と  $Pb2$  との差 ( $Pb1 - Pb2$ ) と、RAM28 に予め記憶してある閾値とを比較する (D-4)。この比較の結果、( $Pb1 - Pb2$ ) が閾値よりも大きい場合には、 $Pb2$  の基地局用の停止要求信号および  $Pb3$  の基地局用の停止要求信号を出力する (D-5)。

【0113】

図 3 に示した CPU12 では、この停止要求信号を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力し、第 1 の実施の形態と同様の処理で、 $Pb2$  の基地局用および  $Pb3$  の基地局用の演算部 16 および RAM コントロール部 17 に対する動作クロックの供給を停止する。演算部 16 および RAM コントロール部 17 は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0114】

また、CPU12 では、停止要求信号を受けたとき、その旨をタイミング回路制御信号に載せて出力し、第 1 の実施の形態と同様の処理で、 $Pb2$  の基地局用および  $Pb3$  の基地局用のカウント部 31、比較部 32 および信号生成部 33 に対する動作クロックの供給を停止する。カウント部 31、比較部 32 および信号生成部 33 は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0115】

ステップ (D-4) において、( $Pb1 - Pb2$ ) が閾値以下である場合には、 $Pb2$  と  $Pb3$  との差 ( $Pb2 - Pb3$ ) と、RAM28 に予め記憶してある閾値とを比較する (D-6)。この比較の結果、( $Pb2 - Pb3$ ) が閾値より

も大きい場合には、P b 3 の基地局用の停止要求信号を出力する (D-7)。

【0116】

図3に示したCPU12では、この停止要求信号を受けたとき、その旨をディレイプロファイル回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、P b 3 の基地局用の演算部16およびRAMコントロール部17に対する動作クロックの供給を停止する。演算部16およびRAMコントロール部17は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0117】

また、CPU12では、停止要求信号を受けたとき、その旨をタイミング回路制御信号に載せて出力し、第1の実施の形態と同様の処理で、P b 3 の基地局用のカウンタ部31、比較部32および信号生成部33に対する動作クロックの供給を停止する。カウンタ部31、比較部32および信号生成部33は、動作クロックの供給が停止されたことによって動作を停止し、これによって消費電力が低減される。

【0118】

なお、この第3の実施の形態においても、図8に示した相関値検出回路26から停止要求信号を出力している際に動作を復帰させる処理は、図12に示した処理と同様であるので説明を省略する。

【0119】

また、この第3の実施の形態においては、図14に示したステップ(D-4)における閾値とステップ(D-6)における閾値とを異なる値に設定しておいてもよい。

【0120】

なお、上述の各実施の形態においては、所定の条件でディレイプロファイル回路9およびタイミング回路11の両方の動作を停止するようにしたが、本発明はこれに限られるものではなく、ディレイプロファイル回路9またはタイミング回路11の一方を停止させるようにしてもよい。ここで、タイミング回路11のみを動作停止するようにした場合には、図12に示したステップ(B-2)におい

て所定時間経過していない場合に、たとえば図 10 に示したステップ (A-1) に続く処理を行い、最新のディレイプロファイルに基づいてタイミング回路 11 の動作または動作停止を決定するようにしてもよい。

【0121】

また、サーチャ回路 10 内を同時に受信する複数の基地局ごとに構成した場合には、ディレイプロファイル回路 9 およびタイミング回路 11 と同様に、所定の条件で動作を停止するようにしてもよい。

【0122】

また、上述の各実施の形態においては、所定の条件でディレイプロファイル回路 9 およびタイミング回路 11 に対する動作クロックの供給を停止させるようにしたが、本発明はこれに限られず、ディレイプロファイル回路 9 およびタイミング回路 11 の動作を停止させればよいので、たとえばディレイプロファイル回路 9 およびタイミング回路 11 に対する電源の供給を停止するようにしてもよい。

【0123】

また、上述の各実施の形態においては、同時に 3 つの基地局から受信できる構成としたが、本発明は同時に受信できる基地局の数を 3 つに限定するものではない。このとき、ディレイプロファイル回路 9、サーチャ回路 10 およびタイミング回路 11 の内部構成も 3 つに限定されず、受信できる基地局の数に合わせればよい。

【0124】

【発明の効果】

以上説明したように本発明によれば、ハンドオーバー時のように複数の CDMA 送信装置からの信号を受信する場合に、その消費電力を低減することができる CDMA 通信システムの無線通信機および無線通信機の消費電力制御方法を提供することができる。

【0125】

具体的数値の一例としては、ディレイプロファイル回路が消費している電流は約 143 mA であり、この場合、1 つの基地局用ディレイプロファイル回路を停止させることによって約 48 mA の消費電流を削減することができる。



【0126】

すなわち、本発明によれば、相関値に対する所定の条件に応じてディレイプロファイル回路9の動作を停止させるので、従来のCDMA方式に比べて消費電力を低く押さえることができる。

【0127】

また、本発明によれば、従来のCDMA方式においても用いられている、図3に示したサーチャ回路10およびCPU12によって、ディレイプロファイル回路9の動作を停止させる判定を行うため、新たな特別のハードウェアが不要であるという効果もある。

【図面の簡単な説明】

【図1】

本発明による移動局が適用される、CDMA移動体通信システムの一例の概要を示すブロック図である。

【図2】

図1に示した移動局が適用されるCDMA移動体通信システムの通信環境を示すブロック図である。

【図3】

本発明による移動局の第1の実施の形態のブロック図である。

【図4】

図1に示した基地局から送信され、移動局が受信する受信信号の構成の一例を示す図である。

【図5】

図3に示した第1の基地局用ディレイプロファイル回路の内部構成を示すブロック図である。

【図6】

図5に示した第1の基地局用ディレイプロファイル回路内の演算部の内部構成を示すブロック図である。

【図7】

図6に示した相関処理部における相関を求める処理について説明する図である

【図 8】

図 3 に示した第 1 の基地局用サーチャー回路の内部構成を示すブロック図である。

【図 9】

図 3 に示した第 1 の基地局用タイミング回路の内部構成を示すブロック図である。

【図 10】

本発明の第 1 の実施の形態において、図 8 に示した相関値検出回路から停止要求信号を出力する処理のフローチャートを示す図である。

【図 11】

図 10 に示す処理について説明する図である。

【図 12】

図 8 に示した相関値検出回路から停止要求信号を出力している際に、動作を復帰させる処理のフローチャートを示す図である。

【図 13】

本発明の第 2 の実施の形態において、図 8 に示した相関値検出回路から停止要求信号を出力する処理のフローチャートを示す図である。

【図 14】

本発明の第 3 の実施の形態において、図 8 に示した相関値検出回路から停止要求信号を出力する処理のフローチャートを示す図である。

【図 15】

特開平 9-200177 号公報に開示された CDMA 受信装置の相関フィルタを示すブロック図である。

【符号の説明】

- 1 移動局
- 2、2 a、2 b、2 c 基地局
- 3 基地局制御装置
- 4 交換局

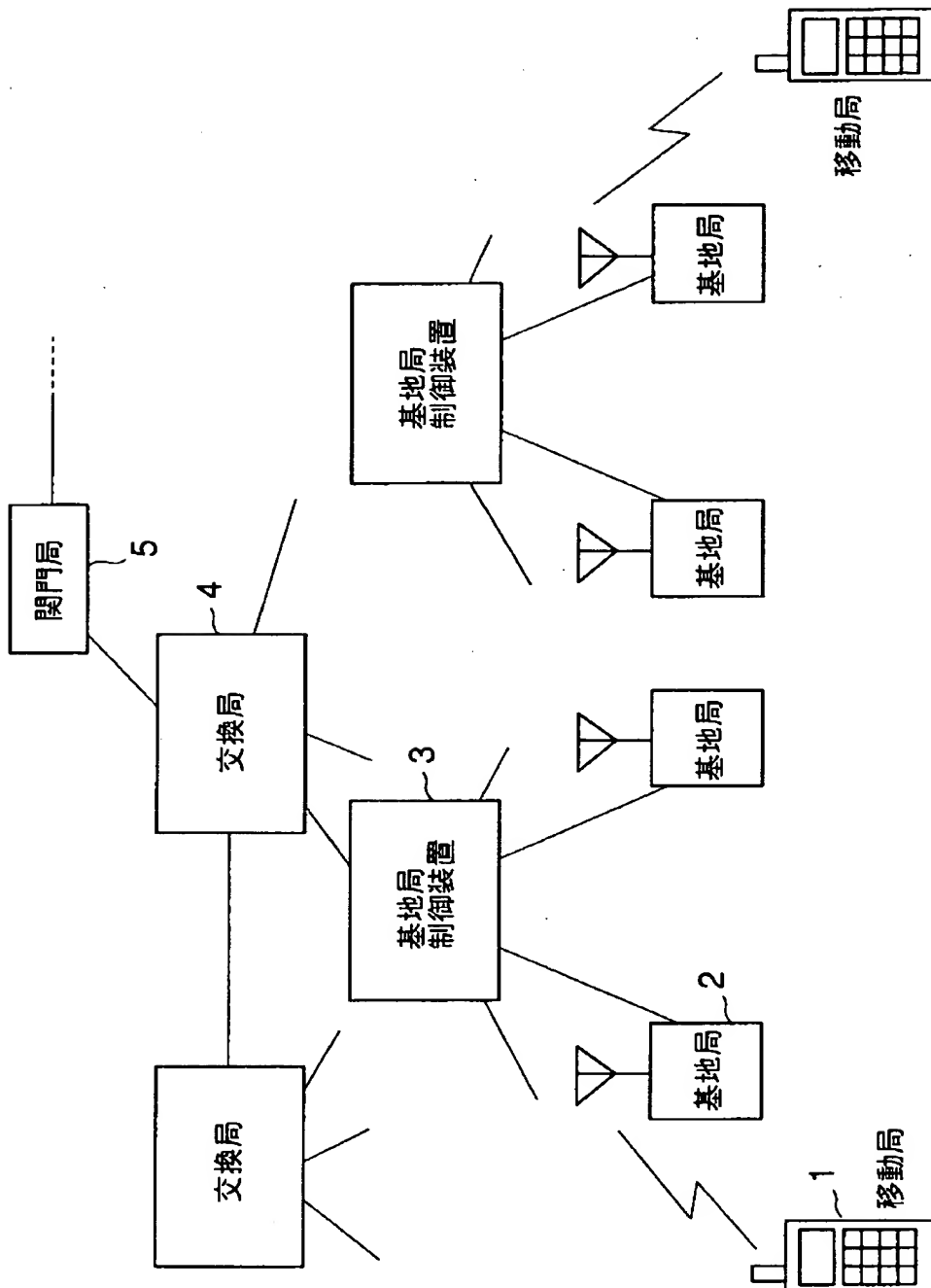
- 5 関門局
- 6 a、6 b、6 c セル
- 7 アンテナ
- 8 無線回路
- 9 デイレイプロファイル回路
  - 9 a 第1の基地局用デイレイプロファイル回路
  - 9 b 第2の基地局用デイレイプロファイル回路
  - 9 c 第3の基地局用デイレイプロファイル回路
- 10 サーチャージ回路
  - 10 a 第1の基地局用サーチャージ回路
  - 10 b 第2の基地局用サーチャージ回路
  - 10 c 第3の基地局用サーチャージ回路
- 11 タイミング回路
  - 11 a 第1の基地局用タイミング回路
  - 11 b 第2の基地局用タイミング回路
  - 11 c 第3の基地局用タイミング回路
- 12 CPU
- 13 動作クロック生成回路
- 15 CPUインタフェース部
- 16 演算部
- 17 RAMコントロール部
- 18 スイッチ部
- 19 DPRAM
- 21 相関処理部
- 22 電力値算出部
- 23 電力値加算部
- 24 平均値算出部
- 26 相関値検出回路
- 27 タイミング制御回路

- 2 8    R A M
- 3 0    C P U インタフェース部
- 3 1    カウント部
- 3 2    比較部
- 3 3    信号生成部
- 3 4    スイッチ部
- 5 1    遅延回路
- 5 2    重み付け合成回路
- 5 3    タイミング制御回路
- 5 4    スイッチ素子
- 5 5    電源

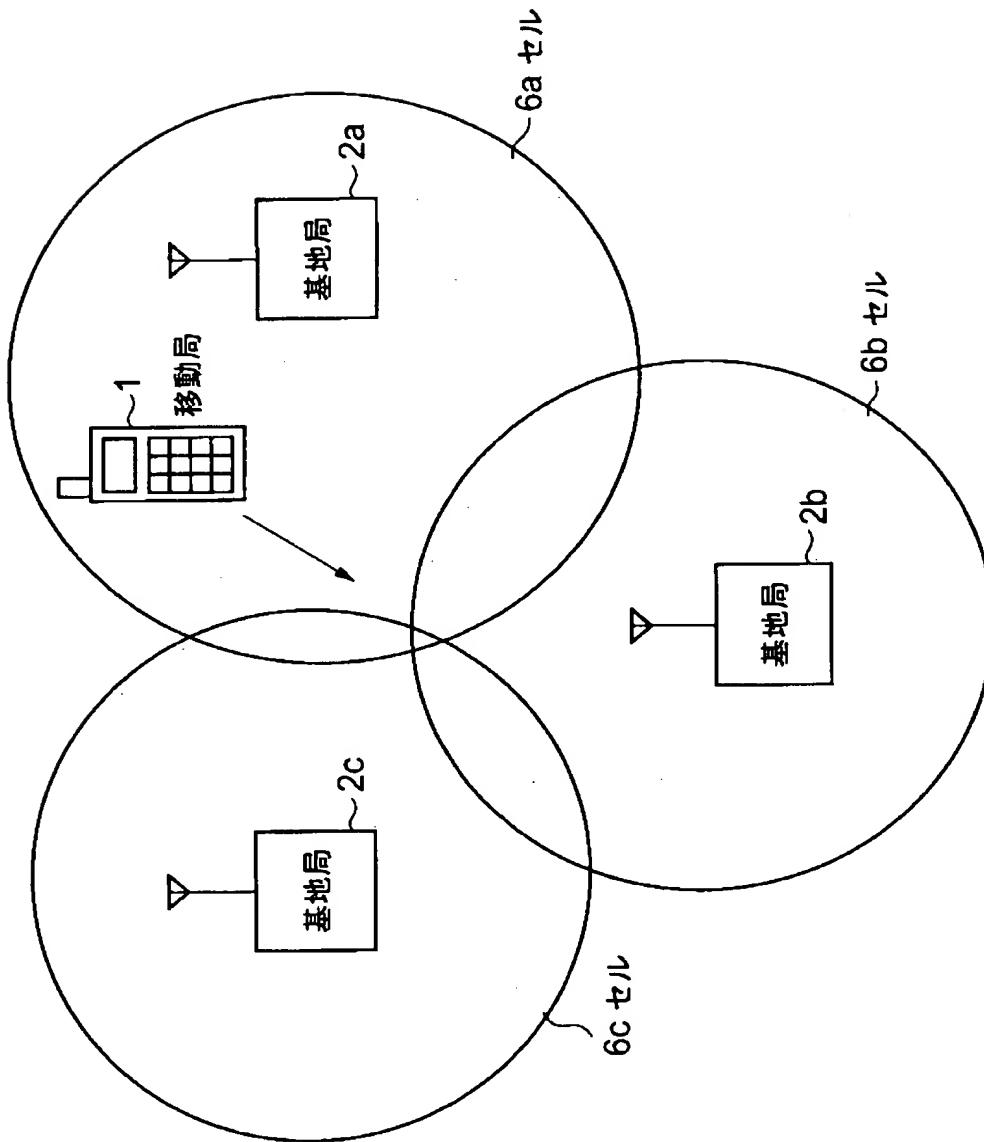
【書類名】

図面

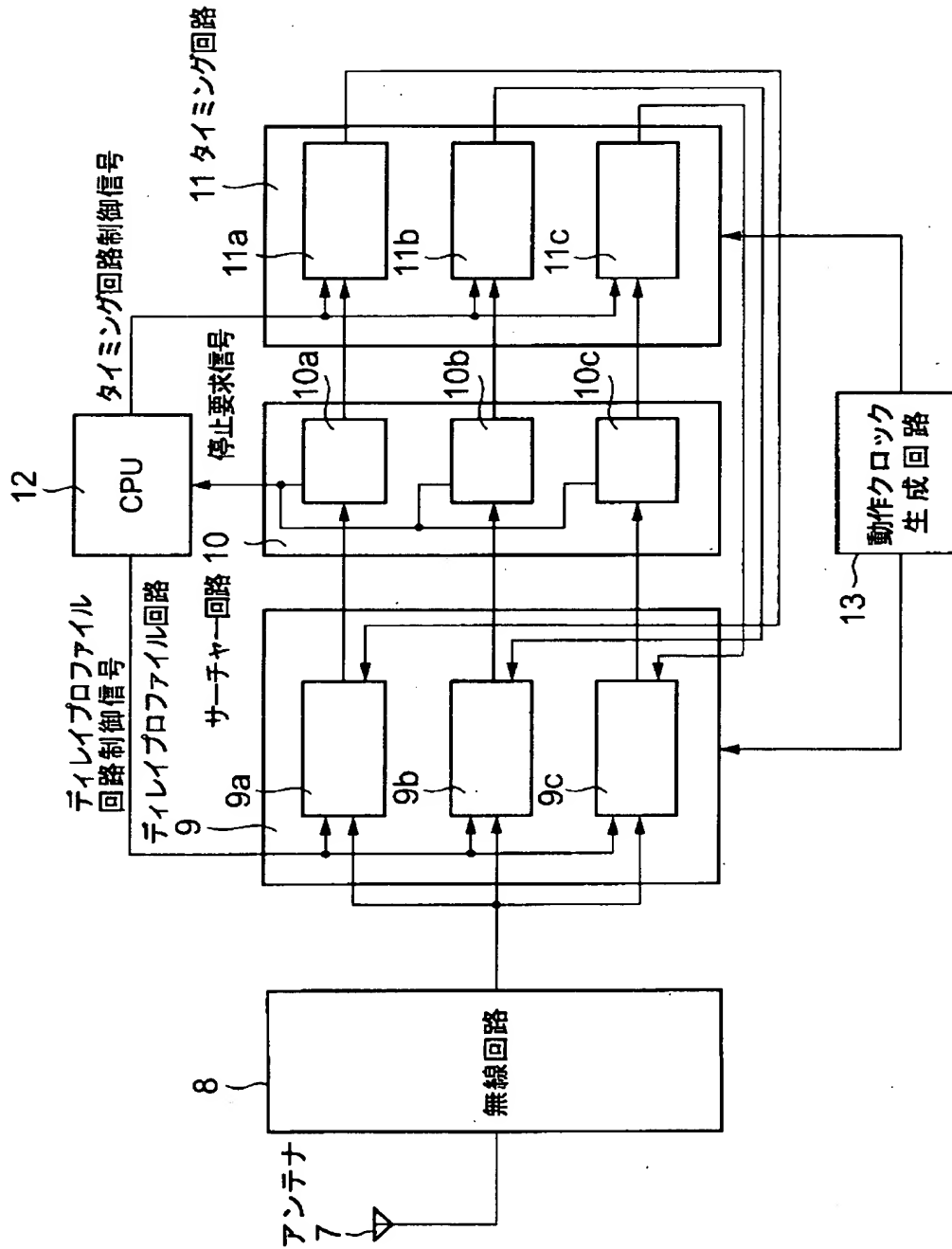
【図 1】



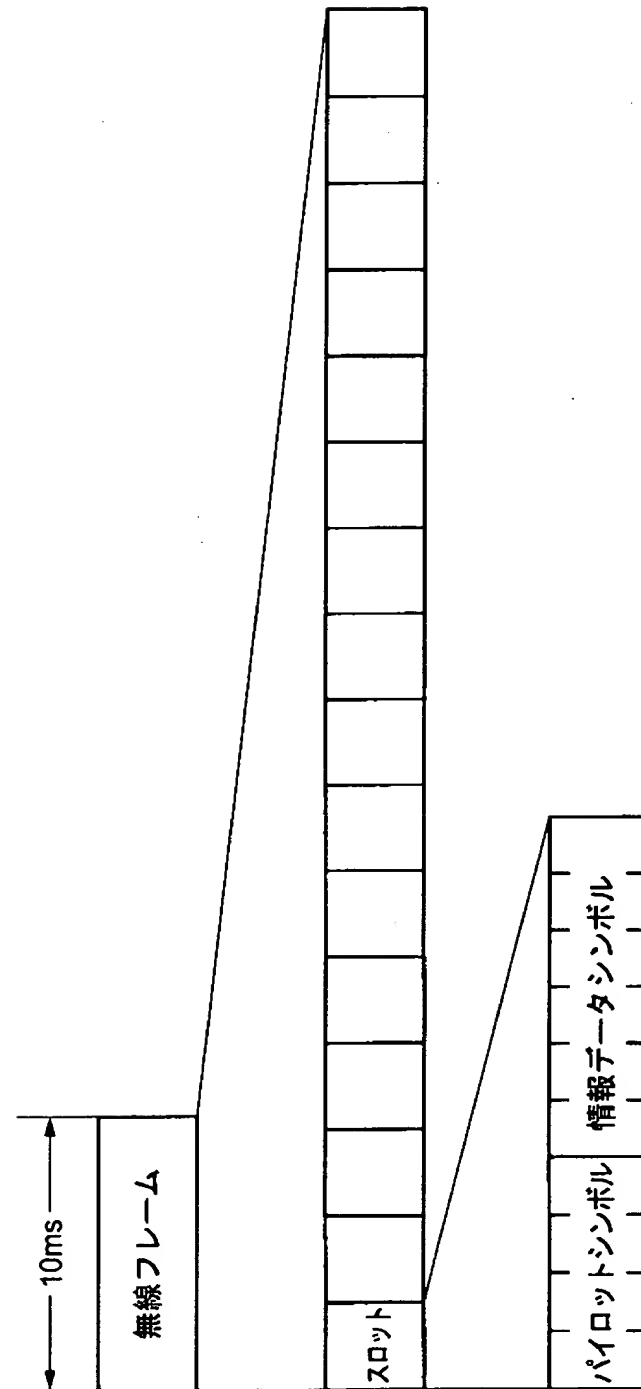
【図 2】



【図 3】

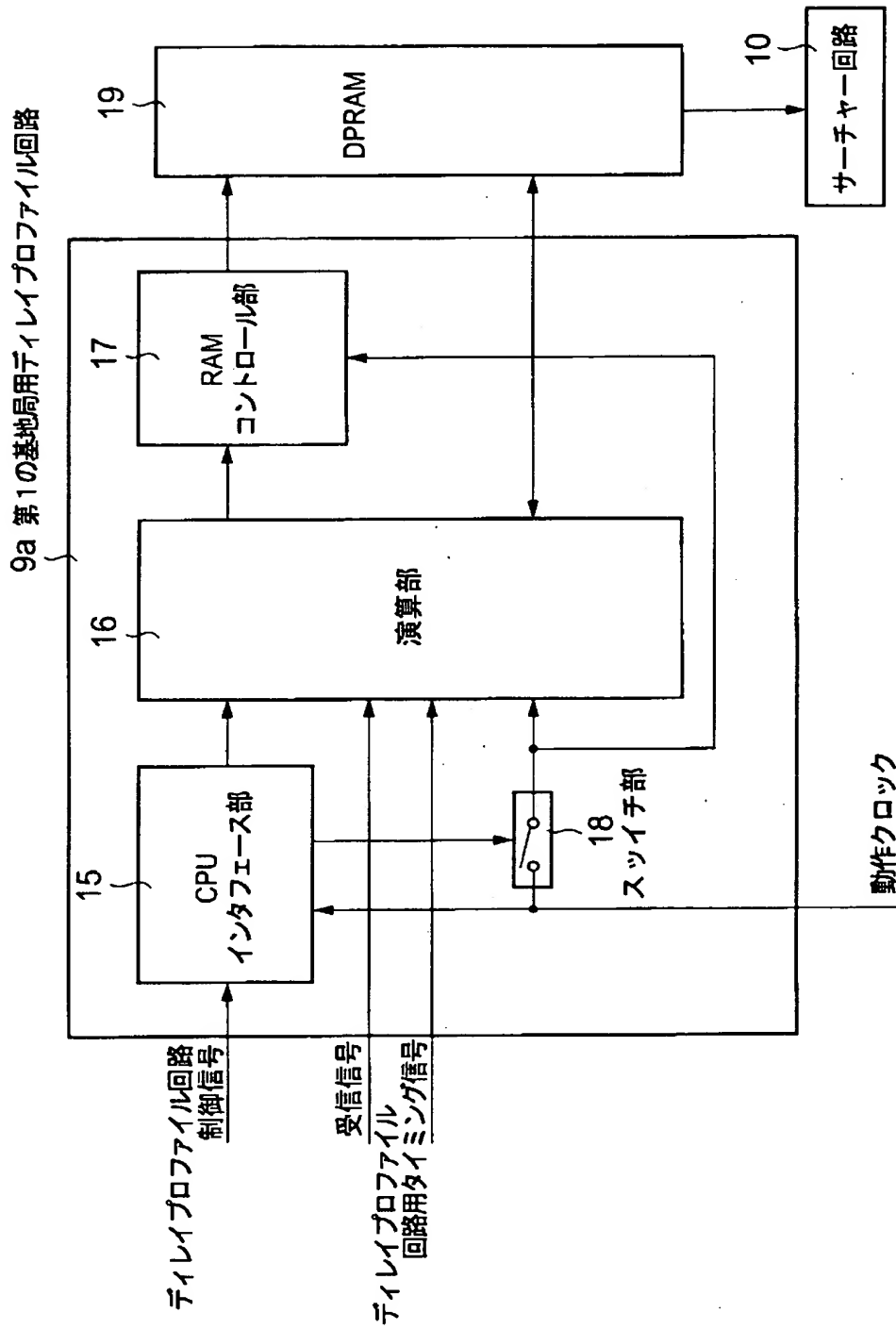


【図 4】

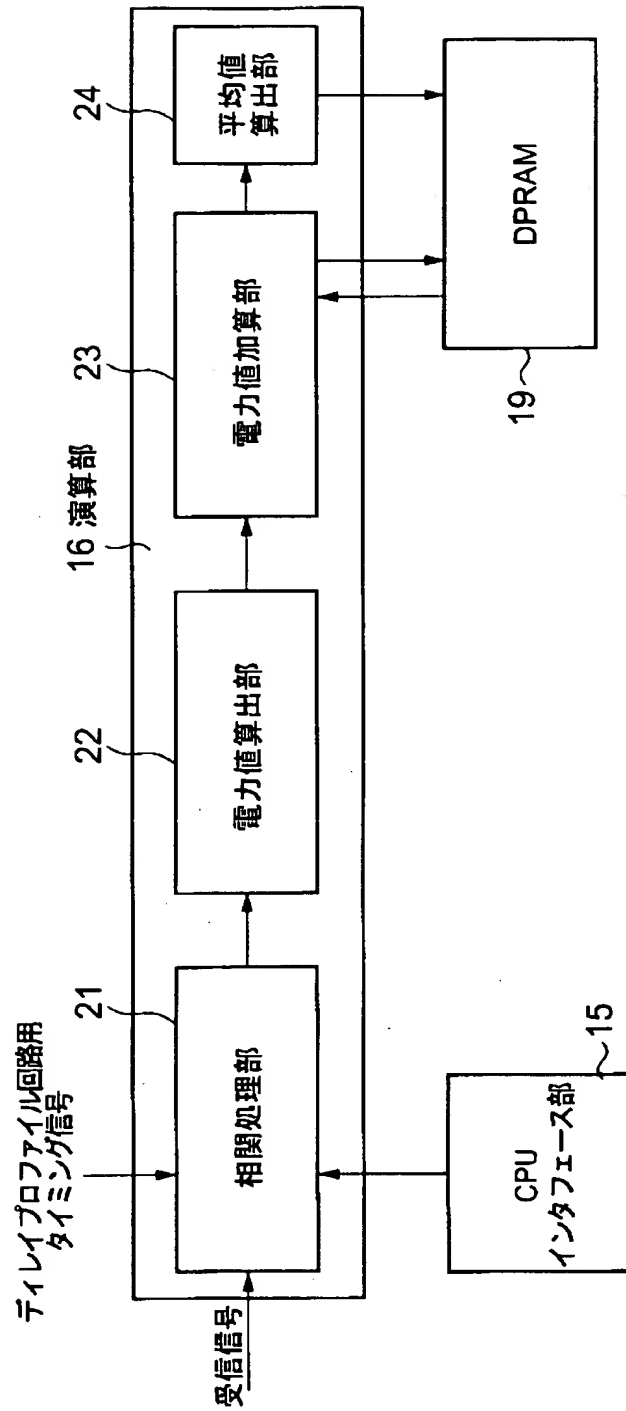




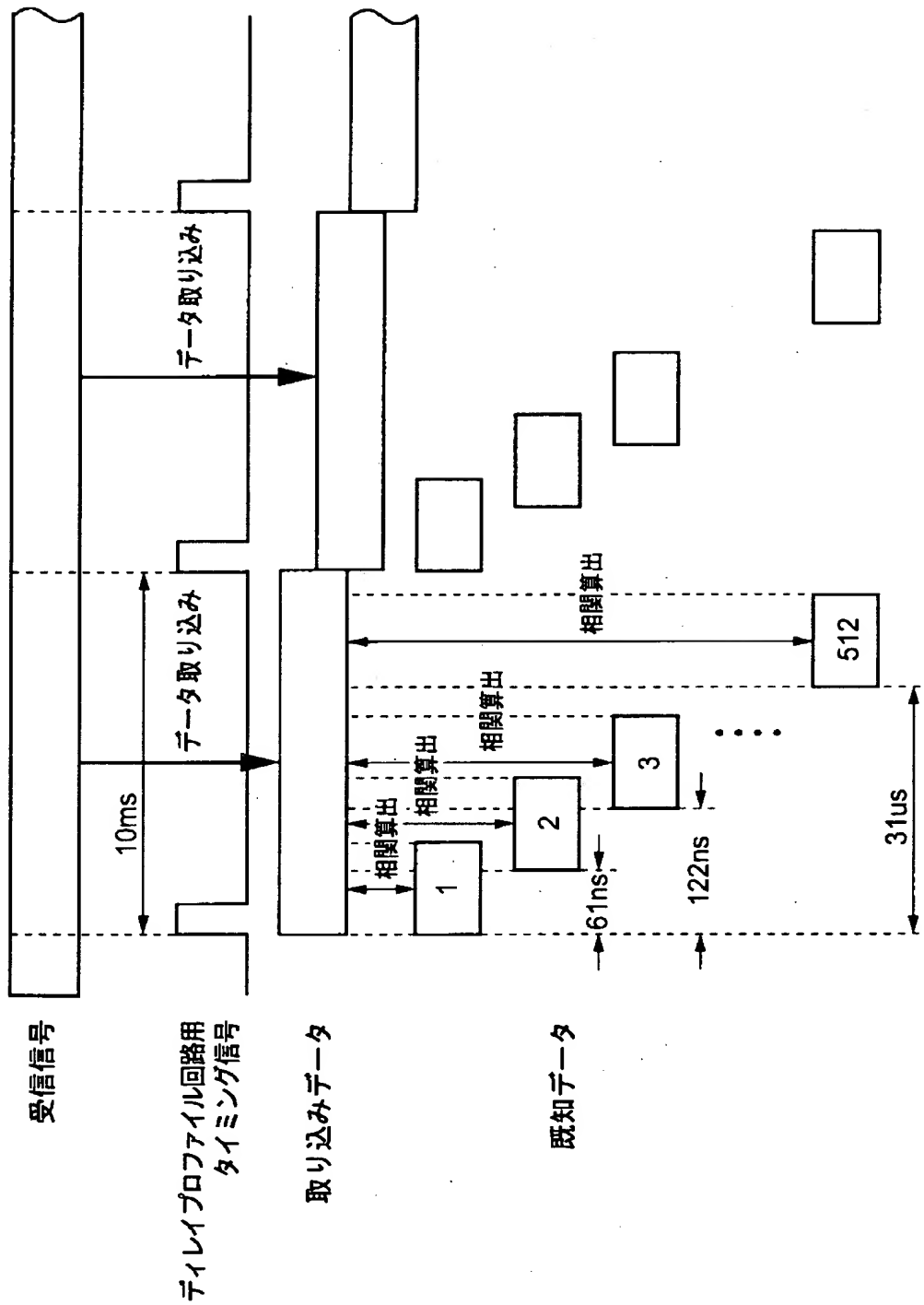
【図 5】



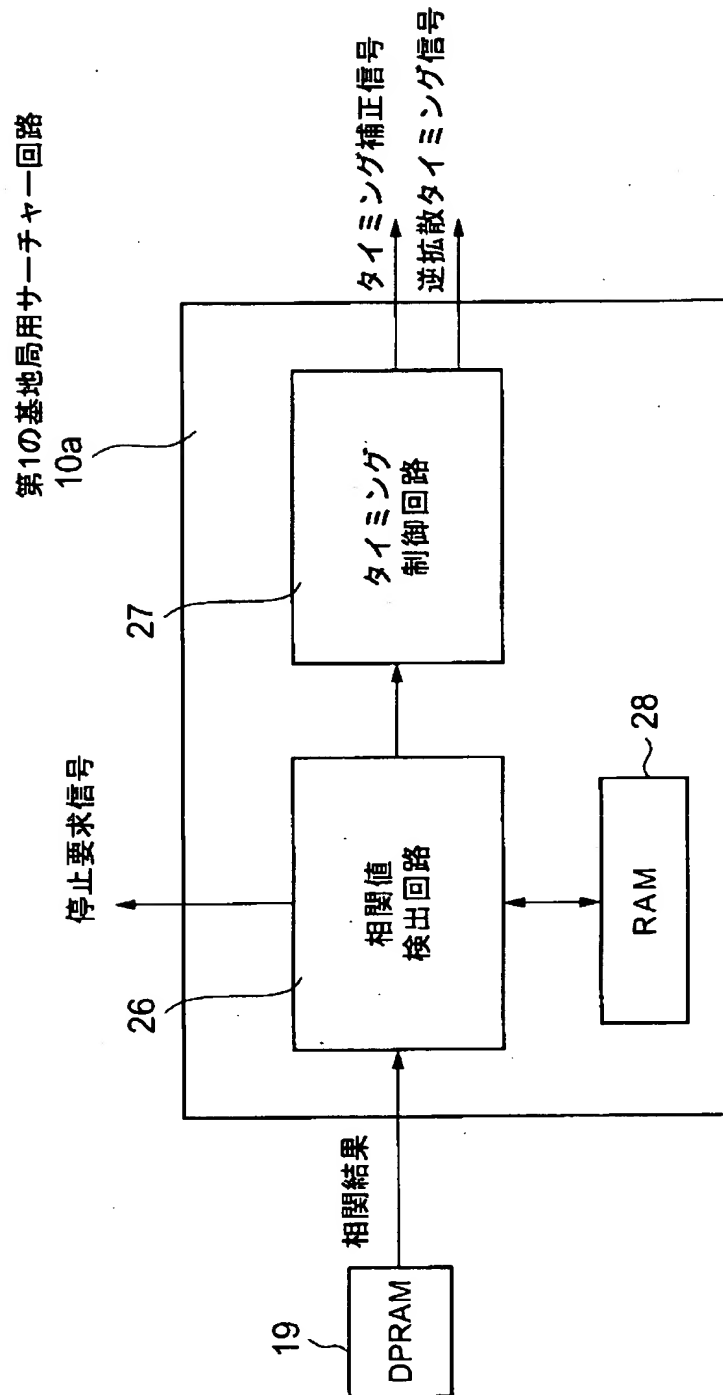
【図 6】



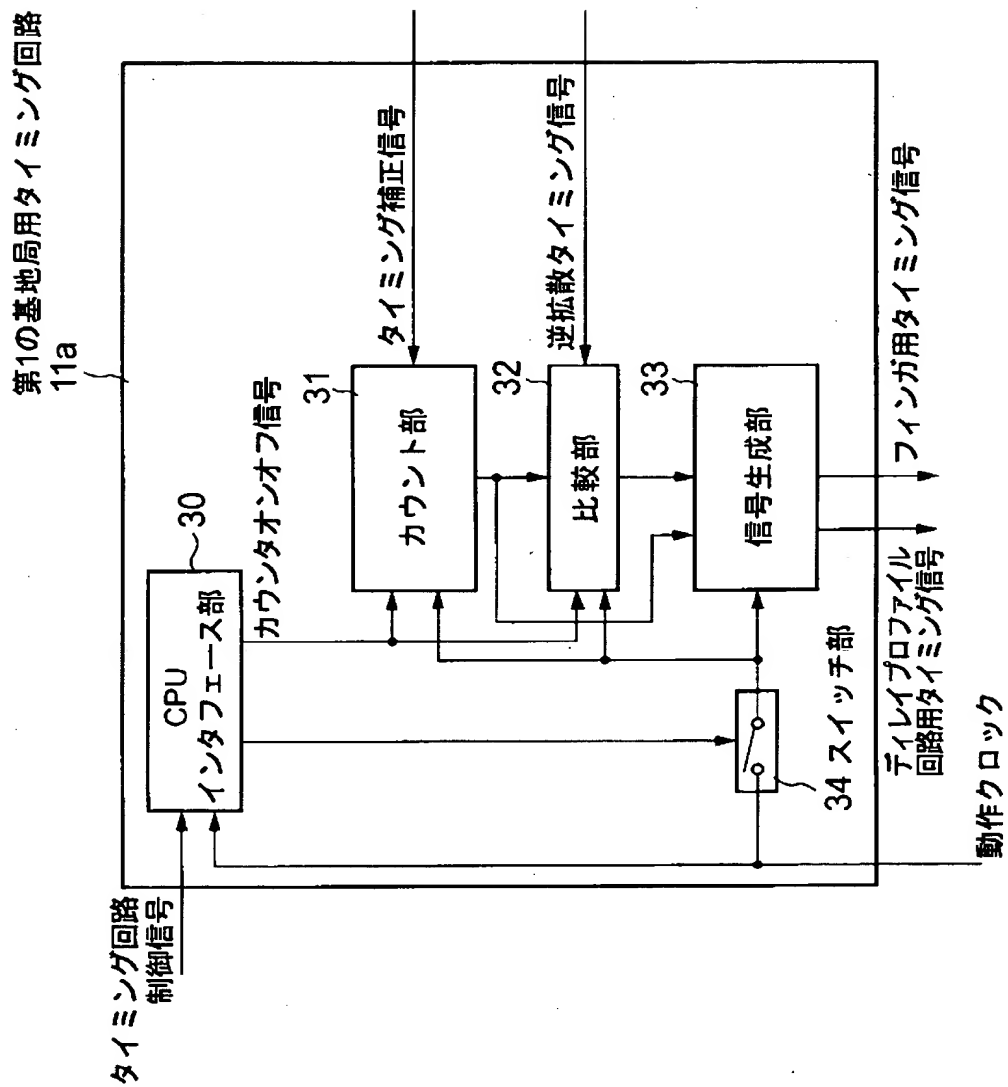
【図 7】



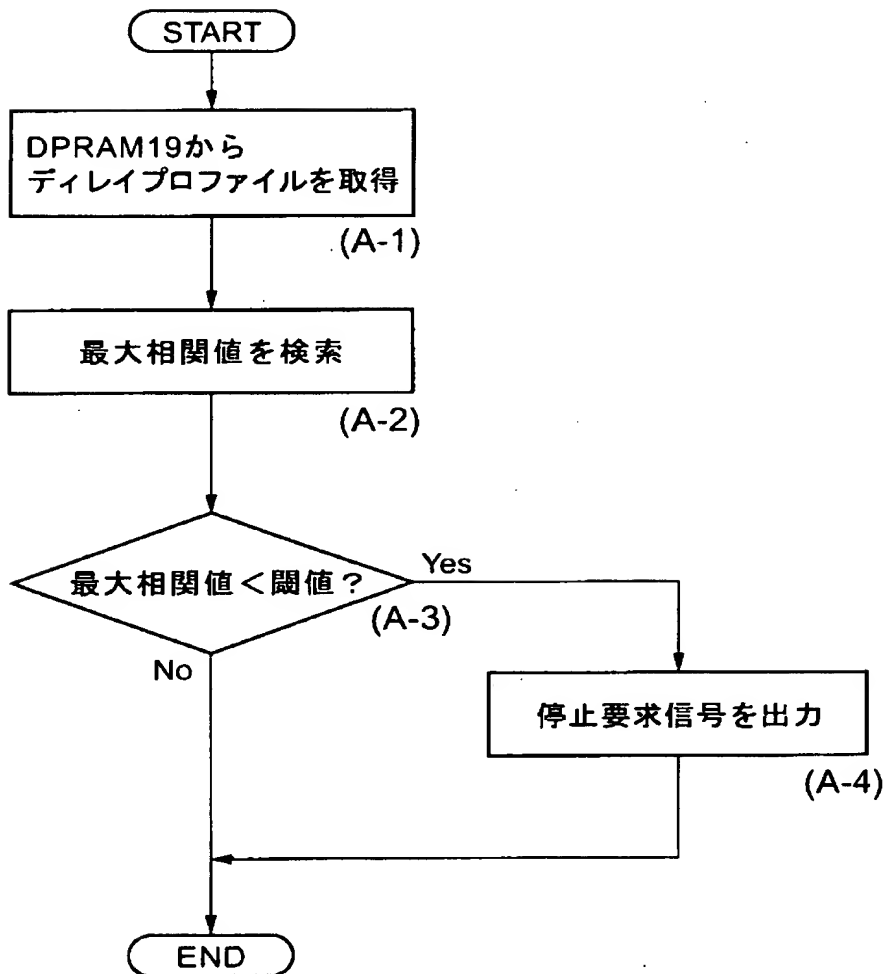
【図 8】



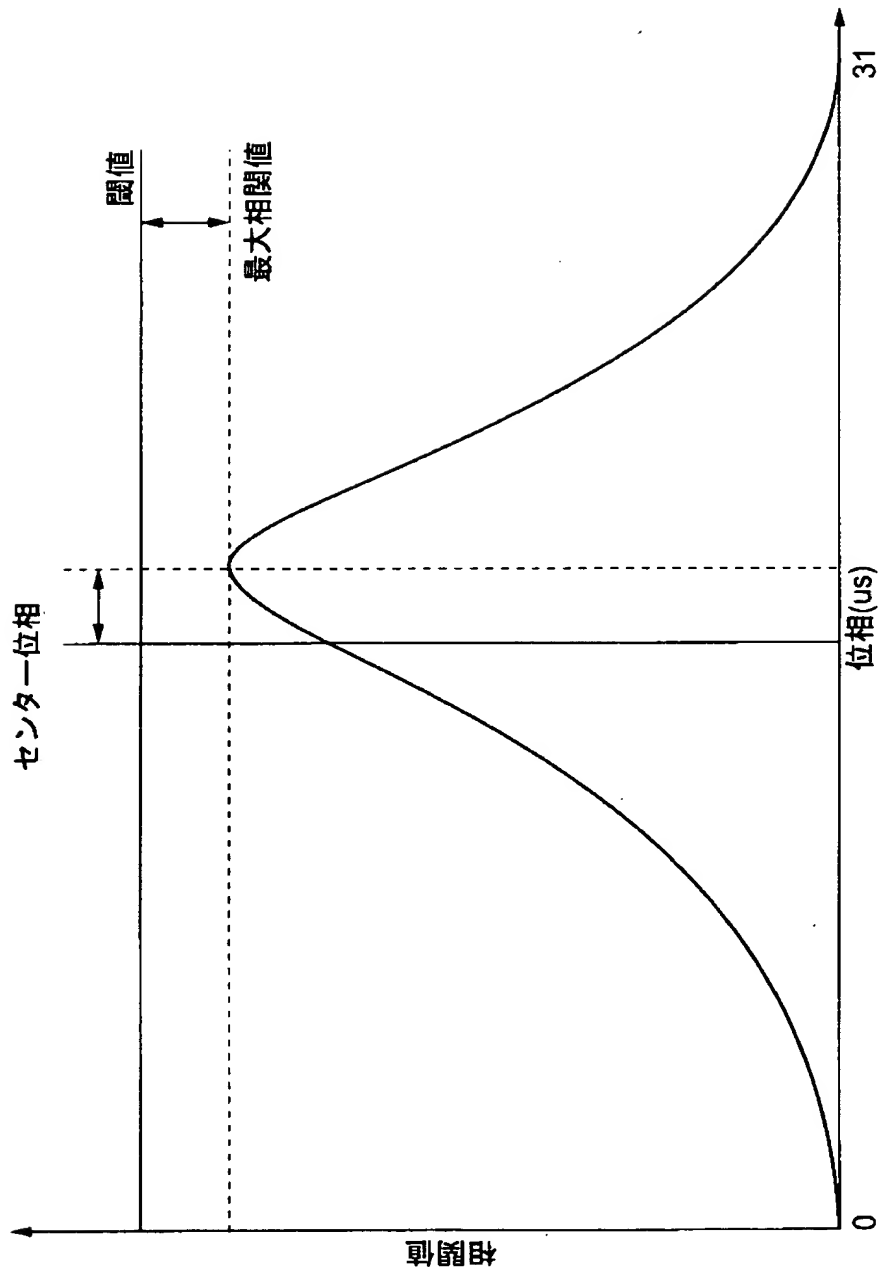
【図 9】



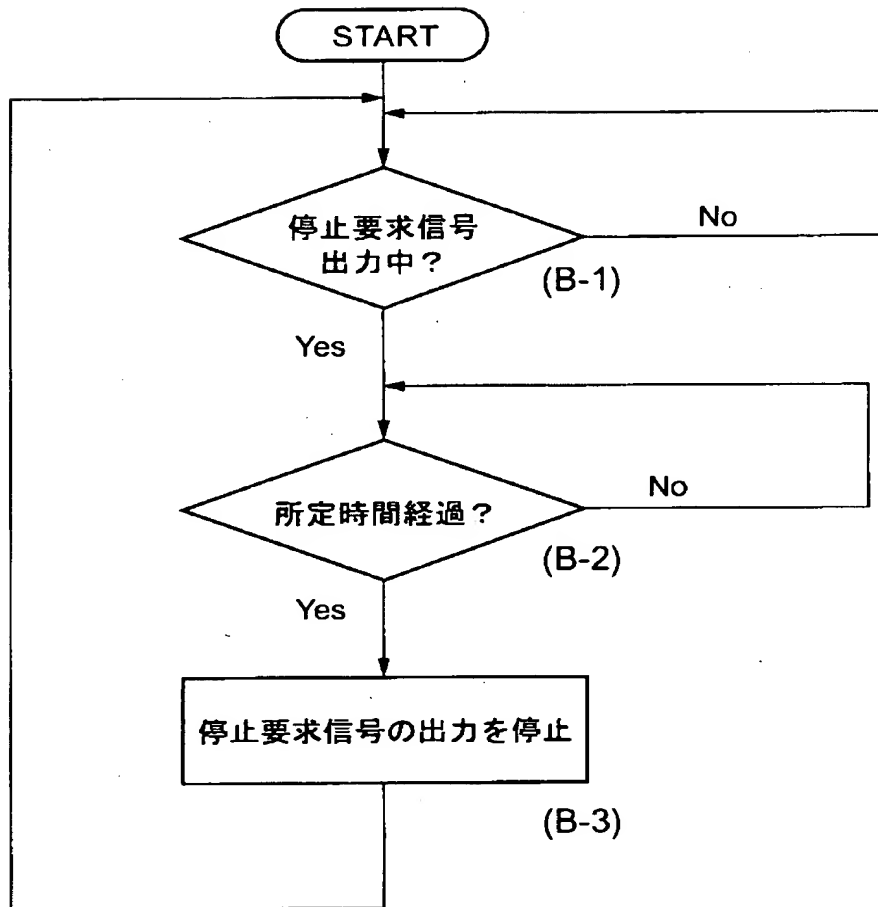
【図 10】



【図 1 1】

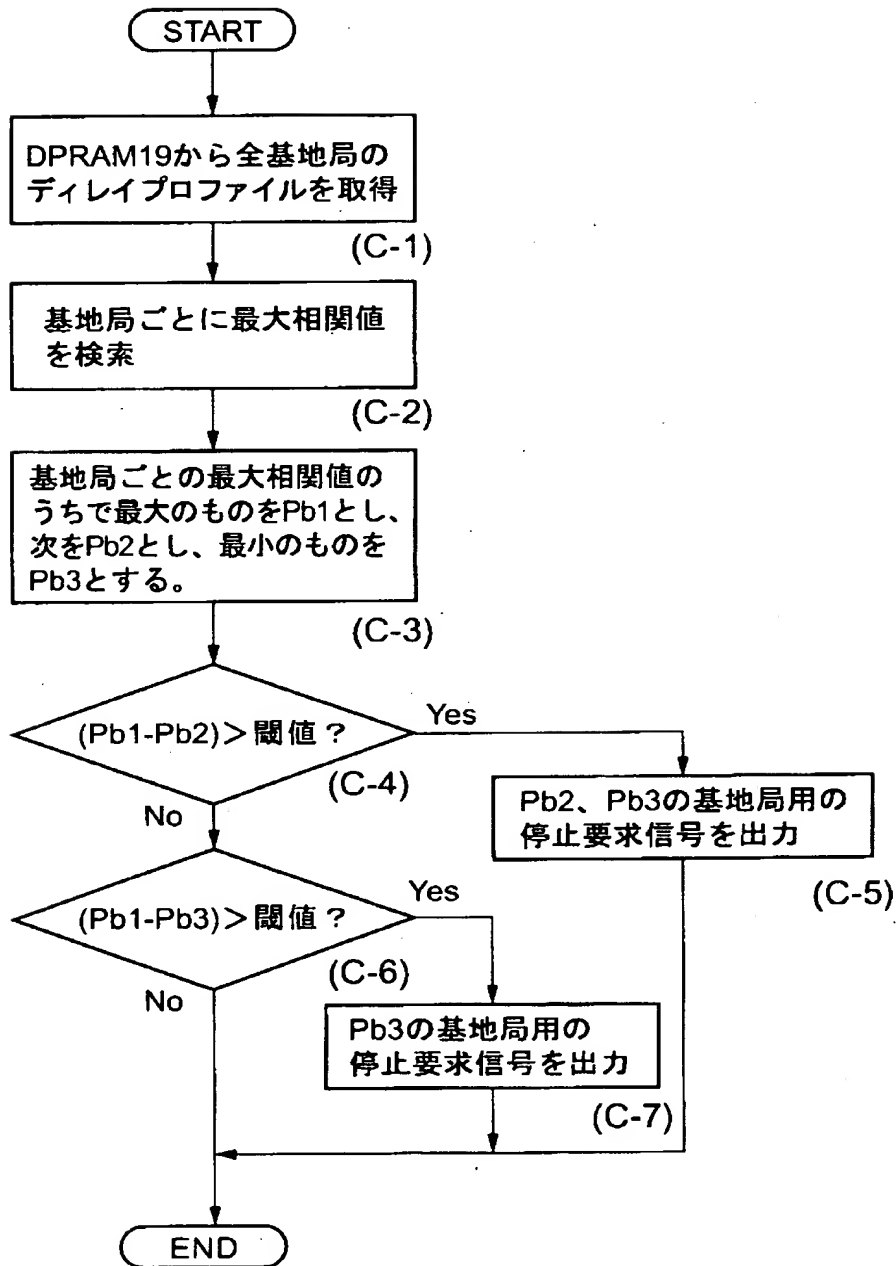


【図 12】

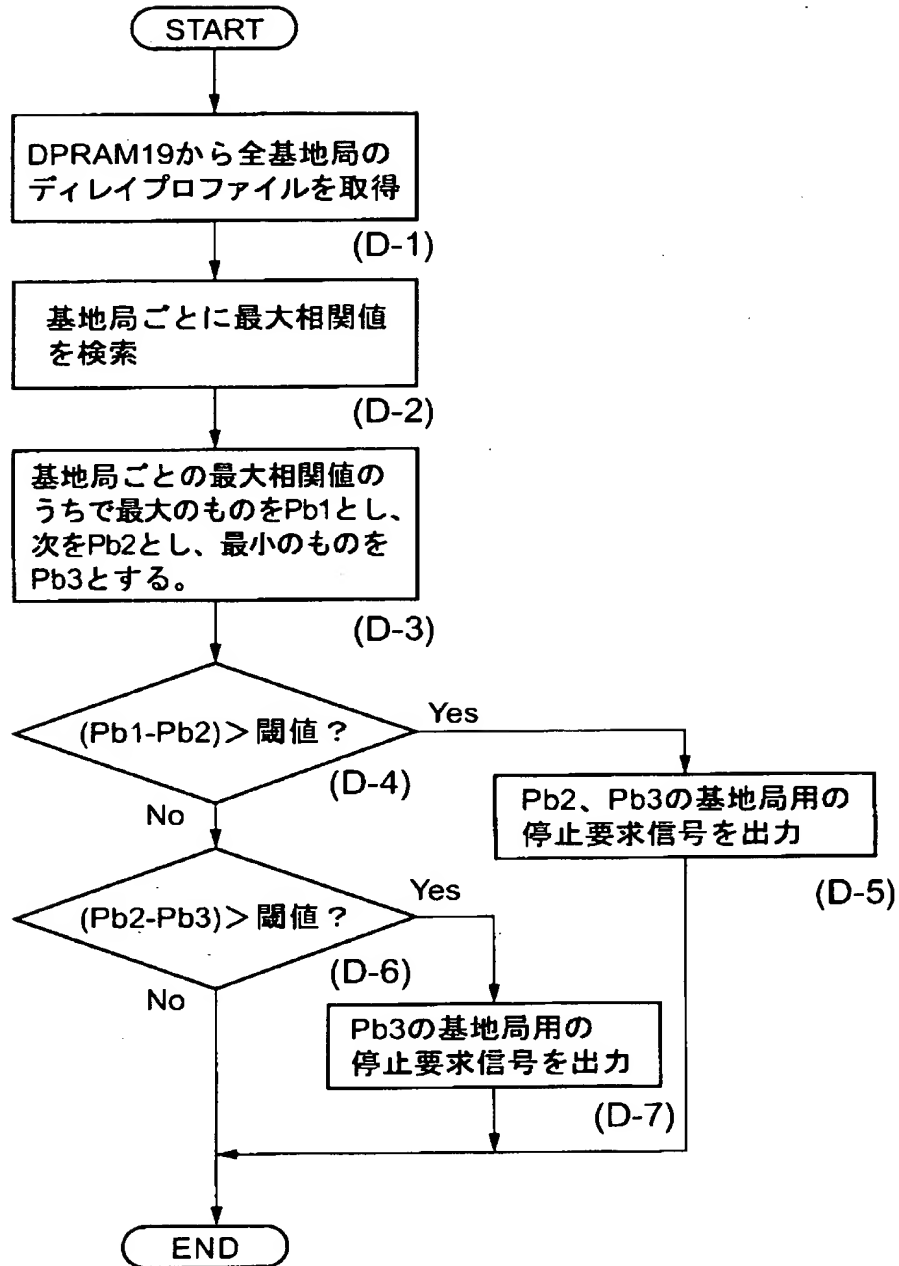




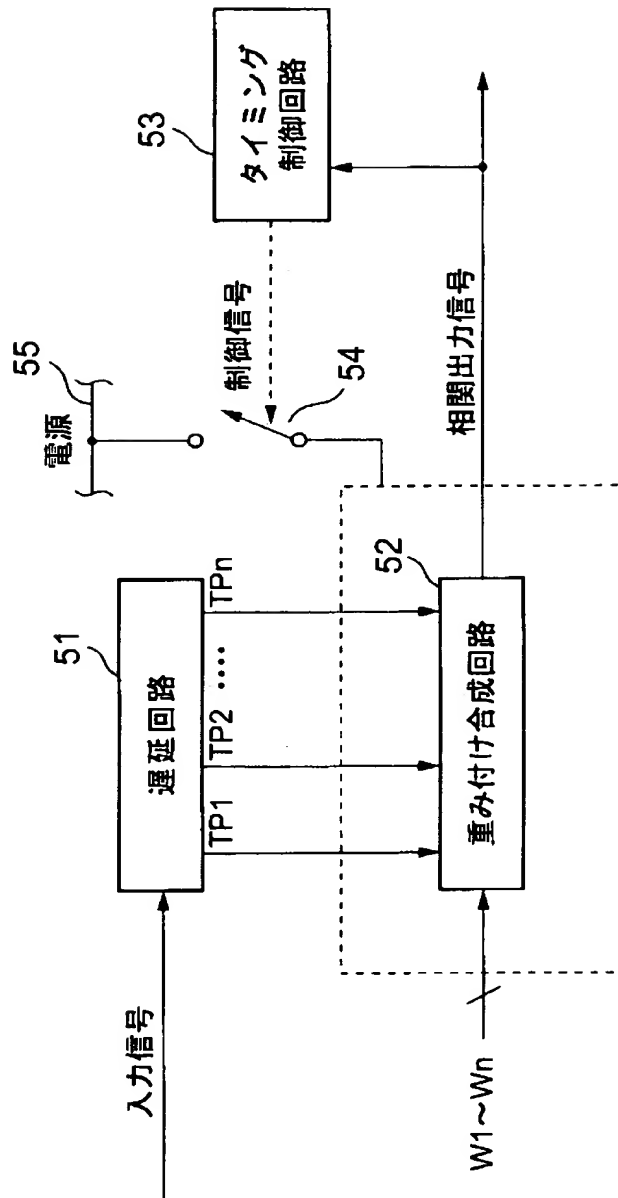
【図 1 3】



【図 1 4】



【図 1 5】



【書類名】 要約書

【要約】

【課題】 ハンドオーバー時のように複数のCDMA送信装置からの信号を受信する場合に、その消費電力を低減することができるCDMA受信装置を提供することである。

【解決手段】 ディレイプロファイルの相関値に応じてディレイプロファイルを作成したディレイプロファイル回路9の動作を所定時間だけ停止することによって消費電力を低減する。

【選択図】 図3

認定・付加情報

特許出願の番号	平成11年 特許願 第191287号
受付番号	59900645696
書類名	特許願
担当官	第七担当上席 0096
作成日	平成11年 7月 8日

<認定情報・付加情報>

【提出日】	平成11年 7月 6日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社